

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 03228266 A

(43) Date of publication of application: 09 . 10 . 91

(51) Int. Cl

G11B 20/12

G11B 7/00

(21) Application number: 02021828

(71) Applicant: KENWOOD CORP

(22) Date of filing: 31 . 01 . 90

(72) Inventor: SATO MASAHIRO

(54) CONSECUTIVE RECORDING METHOD FOR
OPTICAL DISK

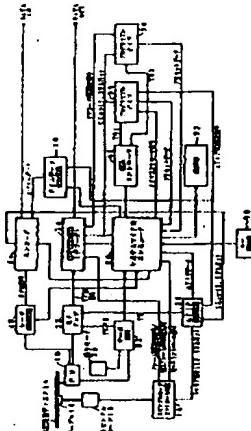
increasing.

(57) Abstract:

PURPOSE: To prevent deviation between a sub code frame and an ATIP frame from increasing by taking an ATIP synchronizing detection signal outputted from an ATIP demodulation circuit as a reference and starting an encoder at a specified fixed time before the point of time when the ATIP synchronizing detection signal related to an ATIP synchronizing signal just before a consecutive recording spot is outputted.

CONSTITUTION: The ATIP (Absolute Time In Pregroove) synchronizing detection signal outputted from the ATIP demodulation circuit 26 is taken as the reference and the encoder 34 is started at the specified fixed time before the point of time when the ATIP synchronizing detection signal related to the ATIP synchronizing signal just before the consecutive recording spot is outputted. Therefore, the position of a sub code synchronizing signal obtained by newly recording is made nearly identical to the position of the corresponding ATIP synchronizing signal. Thus, the deviation between the sub code frame and the ATIP frame is prevented from

COPYRIGHT: (C)1991,JPO&Japio



⑫ 公開特許公報 (A)

平3-228266

⑬ Int.Cl.

G 11 B 20/12
7/00

識別記号

N

庁内整理番号

9074-5D
7520-5D

⑭ 公開 平成3年(1991)10月9日

審査請求 未請求 請求項の数 1 (全13頁)

⑮ 発明の名称 光ディスクのつなぎ記録方法

⑯ 特 願 平2-21828

⑰ 出 願 平2(1990)1月31日

⑮ 発明者 佐藤 正浩 東京都渋谷区渋谷2丁目17番5号 株式会社ケンウッド内
 ⑯ 出願人 株式会社ケンウッド 東京都渋谷区渋谷2丁目17番5号
 ⑰ 代理人 弁理士 坪内 康治

明細書

1. 発明の名称

光ディスクのつなぎ記録方法

2. 特許請求の範囲

ユーザデータとタイムデータを含むサブコードを入力してEFM変調された所定のデータフレームフォーマットへ変換するエンコーダをつなぎ記録箇所の手前でスタートさせておき、つなぎ記録箇所でレーザ変調回路に対しレーザパワー可変モード設定を行うようにした光ディスクのつなぎ記録方法において、

ATIP被調回路から出力されるATIP同期信号を基準にして、つなぎ記録箇所の直前のATIP同期信号に係るATIP同期被調出信号の最高値より所定の一定時間値でエンコーダをスタートさせるようにしたこと、

を特徴とする光ディスクのつなぎ記録方法。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は光ディスクのつなぎ記録方法に係り、

とくにつなぎ記録によるサブコードフレームとATIPフレームのずれを最小限に抑えるようにした光ディスクのつなぎ記録方法に関する。

(従来の技術)

例えば並記型光ディスクは、ユーザ側でディスクに1回だけデータを記録できるようにしたものであり、この並記型光ディスクには予めトラック位置を定めるガイド溝(アリグループ)がスピーカル状に形成されている。

このガイド溝は、バイフェーズ信号で変調されたATIP(Absolute Time In Progress)データが22.85Hzのキャリア周波数によるFM変調で記録されている。

22.85Hzのキャリアは記録時におけるスピンドルモーターのCLV機能に利用される。

ATIPデータは、ユーザデータの記録・再生時に常にATIP被調回路で被調され、システムマイクロコンピュータへ出力される。

ATIPデータは、ディスクの内周側から外周側に向かって単調に増大する絶対時間データであ

り、ATIPフレームフォーマットは第9図に示すように先頭の同期信号、分データ、秒データ、フレームデータから成る絶対時間データ、CRCを含む42ビットのシリアル構成から成る。

ATIP復調回路はATIP同期信号を検出してATIP同期検出信号を出力するが、タイミングはATIP同期信号を構成する4ビット全部が入力されたあとである。

ATIP復調回路は、3.15kHzのATIPデータ復調クロックCK_{ATIP}（以下、単に「クロックCK_{ATIP}」と言う）も出力する。

ユーザデータを記録する場合、ユーザデータとA-タイムデータをエンコーダに入力し、ユーザデータとサブコードを含みEPM変調された所定のフレームフォーマットに変換させる。

エンコーダはクロックCK_{ATIP}に従い変換処理を行う。

そしてエンコーダから出力されたEPM信号をレーザパワー可変モードに設定されたレーザ変調回路に入力して、所定の記録用強度とされた光ビ

ビットのシリアル構成から成る。

デコーダがサブコード同期信号を検出してサブコード同期検出信号を出力するのは、サブコード同期信号の2ビット目(S.)が入力されたあとである。

追記型光ディスクの一部にユーザデータの記録を行ったとき後で残りの未記録部分に追記することができる。

つなぎ記録箇所は前回記録した最後のサブコード同期信号のスタートポイントからクロックCK_{ATIP}単位で26±1クロックの範囲と定められている。

そして、つなぎ記録箇所における記録終了点は最後のサブコード同期信号のスタートポイントからクロックCK_{ATIP}単位で26+0/-1の範囲、記録開始点は最後のサブコード同期信号のスタートポイントからクロックCK_{ATIP}単位で26+1/-0の範囲と定められている。

エンコーダはスタート後、一定時間後（一例を挙げるとクロックCK_{ATIP}単位で約18クロック後）にEPM変調された最初のサブコード同期信号の

クロックアップのレーザをBFM信号に従いオン・オフさせ、追記型光ディスクのプリグローブ内にピット列を形成させる。

追記型光ディスクに既に記録されたサブコードや記録中のサブコードは、ユーザデータの再生時や記録時にデコーダで復調される。

デコーダはサブコードデータをサブコード読み取りクロックCK_{ATIP}（以下、単に「クロックCK_{ATIP}」とする）とともにシリアルにシステムマイクロコンピュータへ出力する。

またデコーダは、1つのサブコードフレームのデータがエラーチェックの結果、正しいとき「H」レベルのエラーチェック信号をシステムマイクロコンピュータへ出力する。

またデコーダはサブコード同期信号を検出後してサブコード同期検出信号を出力する。

ディスクに記録されるサブコードのフレームフォーマットは、Qチャンネルの場合、第10図に示す如く先頭2ビットの同期信号(S.S.)のほか、絶対時間などのデータ、CRCを含む98

S.の出力を開始する。

そこで従来はつなぎ記録する場合、前回ユーザデータとともに記録したサブコードの再生でデコーダから出力されるサブコード同期検出信号を基準にして、つなぎ記録箇所より1つ手前のサブコードフレーム（前回記録した最後の完全なサブコードフレーム）中の所定のタイミングでエンコーダをスタートさせ、前回記録した最後のサブコード同期信号と今回の記録動作によりエンコーダから最初に出力されるサブコード同期信号が時間的に一致するようにし、かつ、つなぎ記録箇所でレーザ変調回路に対しレーザパワー可変モード設定を行うようになっていた。

ここでディスクに記録されるサブコードのQチャンネルの絶対時間データ（A-タイムデータ）はシステムマイクロコンピュータ側の時間管理の都合上、トラックの各位置においてATIPデータと一致していることが望ましく、現在ではサブコード同期信号のスタートポイントとATIP同期信号の最後のビットとのずれの許容値はクロック

ク CK_{ss} 単位で ± 1.0 クロック程度とされている。

〔発明が解決しようとする課題〕

しかしながら、上記した従来のつなぎ記録方法では、システムマイクロコンピュータがエンコーダに対しスタートコントロールを行ってから、エンコーダから EFM 要調された最初のサブコード同期信号の S_0 の出力が始まるまでの時間は厳密には一定しておらず、1.2 クロック (CK_{ss}) 程度のバラツキがある。

このため、前回記録した最後のサブコード同期信号と新たに記録される最初のサブコード同期信号との間隔は 9.8 クロック (CK_{ss}) より 1.2 クロック程度ずれが生じることがあり、つなぎ記録を何回か行ったとき、それが累積されてディスクに記録されたサブコードフレームと ATIP フレームのずれが大きくなってしまう恐れがあった。

この発明は上記した従来の問題に鑑みなされたもので、つなぎ記録の繰り返しに因わらず、サブコードフレームと ATIP フレームのずれが大きくならない光ディスクのつなぎ記録方法を提供す

ることを、その目的とする。

〔課題を解決するための手段〕

この発明の光ディスクのつなぎ記録方法は、ユーザデータとタイムデータを含むサブコードを入力して EFM 要調された所定のデータフレームフォーマットへ変換するエンコーダをつなぎ記録箇所の直前でスタートさせておき、つなぎ記録箇所でレーデ変調回路に対しレーデパワー可変モード設定を行うようにした光ディスクのつなぎ記録方法において、ATIP 複調回路から出力される ATIP 同期検出信号を基準にして、つなぎ記録箇所の直前の ATIP 同期信号に係る ATIP 同期検出信号の出力時点より所定の一定時間前でエンコーダをスタートさせること、を特徴としている。

〔実施例〕

次にこの発明の 1 つの実施例を第 1 図を参照して説明する。

第 1 図は、この発明に係る追記型光ディスク記録再生装置を示すブロック図である。

スピンドルモータ 10 に直結されたテーブル 2 に追記型光ディスク（以下、單に「ディスク」という）14 がセットされており、

スピンドルモータ 10 はスピンドルモータコントロール回路 16 により回転制御される。

スピンドルモータコントロール回路 16 は、システムマイクロコンピュータ 28 の制御に従い、後述するデコーダ 24 から出力されるフレーム同期検出信号または擬似フレーム同期検出信号に基づくラフターコードまたは精密ターコード（ユーザデータの再生時やサーチ時）と、ATIP 検出回路 26 から出力される 22.85kHz のキャリア信号に基づくワップルモード（ユーザデータの記録時）とに切り換えられる。

ディスク 14 の下側には光ピックアップ 18 が取付けられている。

光ピックアップ 18 は送りモータ 20 の駆動でディスク半径方向の送りがなされる。

光ピックアップ 18 の出力端には RF アンプ 22 が接続されており、EFM 信号、トラッキング

エラー信号 TE、フォーカシングエラー信号 PE が作成される。EFM 信号は信号処理回路（以下、「デコーダ」と言う）24 へ出力され、トラッキングエラー信号 TE は ATIP 検出回路 26 とサーボ回路 32、フォーカシングエラー信号 PE はサーボ回路 32 へ出力される。

デコーダ 24 は EFM 信号からユーザデータとサブコードの復調を行い、前者をデータ出力端子 DATA OUT から出力し、後者をクロック CK_{ss} とともにシステムマイクロコンピュータ 28 へ出力する。

またデコーダ 24 はサブコードの復調時に、サブコードフレーム単位でデータの正誤判定を行い、1 つのサブコードフレームの CRC データの入力が終わった時点で「H」（正のとき）または「L」（誤のとき）のエラーチェック信号をシステムマイクロコンピュータ 28 へ出力したり、サブコード同期信号を検出してサブコード同期検出信号を外部へ出力したりする。

サブコード同期検出信号とクロック CK_{ss} はレーデパワー可変モードスタートタイミング用のプロ

特開平3-228266(4)

グラマブルタイマ30へ出力される。

デコード24は、またフレーム同期検出信号または擬似フレーム同期検出信号も出力する。

サーボ回路32は、光ピックアップ18と送り、モータ20に対するフォーカシング制御とトラッキング制御を行う。

サーボ回路32のサーボオン・オフ制御はシステムマイクロコンピュータ28の制御によってなされる。

ATIP復調回路26は、トラッキングエラー信号TEに含まれる22.05kHzのキャリア信号をCLV制御用にスピンドルモータコントロール回路16へ出力し、またバイフェーズ変調されたATIPデータの復調を行ってATIPデータをシステムマイクロコンピュータ28へ出力し、3.15kHzのクロックCK_{av}をエンコーダ34へ出力する。またATIP同期検出信号をエンコーダスタートタイミング用のプログラマブルタイマ36へ出力する。

エンコーダ34には、外部からユーザデータが

タが初期設定されると、以降ATIP復調回路26からATIP同期検出信号を入力する度に1フレームずつ更新したA-タイムデータを発生する機能を有している。

エンコーダスタートタイミング用のプログラマブルタイマ36は、第2図に示すようにシステムマイクロコンピュータ28からのタイマコントロール信号とATIP復調回路26からのATIP同期検出信号を入力するAND回路42と、AND回路42の出力端がゲート端子と接続され、デコード24からのクロックCK_{av}がクロック端子に入力されるプログラマブルカウンタ44から成り、このプログラマブルカウンタ44のプリセットデータ入力端子PD₁₀がシステムマイクロコンピュータ28と接続されている。

クロックCK_{av}単位で成る範囲に対応するプリセットデータがプログラマブルカウンタ44にプリセットされた後、AND回路42からゲート端子にバルスが入力されるとプログラマブルカウンタ44はカウント動作モードとなるとともにダウン

入力されるとともに、タイムデータ発生回路38からA-タイムデータが入力される。

エンコーダ34はユーザデータの記録時にシステムマイクロコンピュータ28の制御で所定のタイミングでスタートされると、クロックCK_{av}に従いユーザデータとA-タイムデータを入力してEPM変調された所定のフレームフォーマットに変換しながら出力側に接続されたレーザ変調回路40へ出力する。

レーザ変調回路40は、システムマイクロコンピュータ28の制御によりレーザパワー固定モードの設定がなされると、光ピックアップ18の半導体レーザのパワーを再生用の所定の一定レベルに固定させる。逆に、システムマイクロコンピュータ28の制御によりレーザパワー可変モードの設定がなされると、レーザパワーを記録用の所定の高レベルとさせ、かつ、エンコーダ34から入力するEPM信号に従いオン・オフさせる。

タイムデータ発生回路38は、システムマイクロコンピュータ28によって成るA-タイムデー

カウントを開始し、計数値が「-1」になったところでタイムアップ信号TU1を割り込みコントローラ46へ出力する。

また、レーザパワー可変モードスタートタイミング用のプログラマブルタイマ30は、ゲート端子にサブコード同期検出信号が入力されるとともにクロック端子にクロックCK_{av}が入力されたプログラマブルカウンタ44から成り、セットのパワーオン時にシステムマイクロコンピュータ28によってクロックCK_{av}単位で所定の一定範囲に対応するプリセットデータ（この実施例では「25」）がプリセットされる。

このプログラマブルタイマ30は、第3図に示すようにゲート端子にサブコード同期検出信号が入力される度に、カウント動作モードとなるとともに「25」からのダウンカウントを開始し、計数値が「-1」になる度にタイムアップ信号TU2を割り込みコントローラ46へ出力する。

割り込みコントローラ46は、システムマイクロコンピュータ28によってエンコーダスタート

割り込みが許可されている状態でプログラマブルタイマ36からタイムアップ信号TU1を入力すると、システムマイクロコンピュータ28に対しエンコーダスタート割り込みパルスを出力してエンコーダスタート割り込みを掛け、また、システムマイクロコンピュータ28によって、レーザパワー可変モードスタート割り込みが許可されている状態でプログラマブルタイマ30からタイムアップ信号TU2を入力すると、システムマイクロコンピュータ28に対しレーザパワー可変モードスタート割り込みパルスを出力してレーザパワー可変モードスタート割り込みを掛ける機能を有している。

システムマイクロコンピュータ28には、キー操作部50と表示部52が接続されており、このキー操作部50にはREC STAND BYキー、PAUSE解除キー、PLAYキーなどが設けられており、ユーザーのキーオン操作に応じたキーオン信号がシステムマイクロコンピュータ28へ出力される。

システムマイクロコンピュータ28は、バス接

ユーザーデータが途中まで記録されているものとし（最後のサブコード同期信号のスタートポイントから26クロック（CK_{ss}）目まで記録されているものとする。第7図、第8図のP。参照。但し、サブコード同期検出信号の出力タイミングはサブコード同期信号のスタートポイントより1クロック（CK_{ss}）分だけ遅れている）、システムマイクロコンピュータ28のRAMには、前回記録した最後の完全なサブコードフレームのA-タイムデータAT₁（ここでは32分15秒46フレームとする）が登録されているものとする。

システムマイクロコンピュータ28は、パワーオン時の初期設定でプログラマブルタイマ30にタイマ計時開始データとして「25」をプリセットし、プログラマブルタイマ36のAND端子42へのタイミングコントロール信号を「L」レベルとし、割り込みコントローラ46に対し、エンコーダスタート割り込み禁止信号とレーザパワー可変モードスタート割り込み禁止信号を出力して、マスクを掛けさせ、更に、レーザパワー可変モード

統されたCPU、ROM、RAMを有しており、ROMに格納された所定のプログラムに基づき、ユーザのキー操作に応じてセット各部に対する通常の再生制御やつなぎ記録制御を行ったり、表示部52に対する表示制御を行ったりする。

次にこのシステムマイクロコンピュータ28によるつなぎ記録制御の方法を第4図乃至第8図のフローチャートと、第7図、第8図のタイムチャートを参照して説明する。

第4図はメイン処理、第5図はエンコーダスタート割り込み処理、第6図はレーザパワー可変モードスタート割り込み処理を示す。

また第7図は前回記録されたサブコード同期信号のスタート位置がATIP同期信号の最後のビットより10クロック（CK_{ss}）分だけ遅れている場合を示し、第8図は前回記録されたサブコード同期信号のスタート位置がATIP同期信号の最後のビットより10クロック（CK_{ss}）分だけ進んでいる場合を示す。

予めディスク14には、前回の記録作業により

フラグAを「0」とする（第4図のステップ58）。

この状態で、ユーザーがつなぎ記録を開始する場合、まずキー操作部50のREC STAND BYキーをオンする。すると対応するキーオン信号がシステムマイクロコンピュータ28に入力される。

このときシステムマイクロコンピュータ28は、ステップ60でYESと判断し、位置データAT₁参照して、これより30フレーム前を目標値として定め、所定のサーチ演算を行う（ステップ62）。

サーチ中、通常、ディスク14のプラググループに記録されたデータが光ピックアップ18で検出され、検出信号がRFアンプ22へ出力される。

RFアンプ22はEFM信号をデコード24へ出力する。

デコード24はEFM信号からサブコードの復調を行いシステムマイクロコンピュータ28へ出力する。

システムマイクロコンピュータ28は、サブコード中のQチャンネルのA-タイムを参照して目

範囲のサーチを行う。

サーチ中、システムマイクロコンピュータ28はレーダ変調回路40をレーダパワー固定モードに設定する。

そして目標値から±15フレーム以内に来たところで、サーチ完了としRBCボーズ制御を行う(ステップ64、66)。

このときスピンドルモータコントロール回路16はワッブルモードに切り換え、ATIP復調回路26から出力されるキャリア信号に基づき回転制御を行わせるようとする。

ATIP復調回路26は、バイフェーズ信号から形成した3.15kHzのクロック CK_{st} をエンコーダ34へ出力する。

デコード24のエラーチェック信号出力は「L」となっている。

この状態でユーザはデータ入力端子DATA-INにユーザデータを入力させキー操作部50のPAUSE解除キーをオンする。

するとキー操作部50から入力されたキーオン

信号に付勢されてシステムマイクロコンピュータ28は、RBCボーズ解除制御を行い、光ピックアップ18のトラッキング動作を開始させる(ステップ68、70)。

ATIP復調回路26はトラッキングエラー信号TEからATIP復調動作を行い、ATIP同期信号を検出したときATIP同期検出信号を出力する。

一方、デコード24はBPFM信号からのサブコードの復調を開始し、システムマイクロコンピュータ28はQチャンネルデータをクロック CK_{st} に従いシリアルに入力していく(ステップ72)。

デュード24は、1サブコードフレーム分のQチャンネルデータのエラーチェックの結果が正しいとき、次のサブコードフレームに係るサブコード同期信号の入力が開始する時点でエラーチェック信号を「H」とする(ここでは一例として第7回の(i)、第8回の(i)のタイミングとする)。

システムマイクロコンピュータ28は、エラーチェック信号が「L」から「H」に変わると、そ

れまでに入力した直前のサブコードフレームに係るA-TIMEデータを読み取ってWとする(ステップ74、75)。

Wは今の場合、32分15秒42フレームとなる。

そして、システムマイクロコンピュータ28は直ちに $(AT_1 - (W+2)) \times 98 + 80$ の計算を行い、ATIPデータが1つおいた次の値($W+2$ フレーム=32分15秒44フレーム)となっているATIPフレームに係るATIP同期検出信号がATIP復調回路26から出力されるタイミングを起点(第7回の(i)3、第8回の(i)3'参照)とし、つなぎ記録箇所の直前のATIP同期信号(32分15秒47フレームのATIPフレームに係る)をATIP復調回路26が検出するタイミングから18クロック(CK_{st})分前の時点までの期間をクロック CK_{st} 単位で求め、計算結果($98 + 98 + 80 = 276$)をプログラマブルタイム3のプログラマブルカウンタ4にプリセットする(ステップ76)。

そして、クロック CK_{st} 単位で1ミクロック分に

相当する期間だけ待ったあと(ステップ77)、プログラマブルタイム3のAND回路42へ出力しているタイマコントロール信号を「H」レベルとし、計時動作を許可するとともに割り込みコントローラ46に対しエンコーダスタート割り込み許可信号を出力し、エンコーダスタート割り込みを許可する(ステップ78、第7回の(i)2、第8回の(i)2')。

割り込みコントローラ46は、エンコーダスタート割り込み許可信号が入力されると、エンコーダスタート割り込み許可状態となり、この状態でプログラマブルタイム3からタイムアップ信号TU1を入力するとシステムマイクロコンピュータ28に対しエンコーダスタート割り込みを届ける。

プログラマブルタイム3はATIP復調回路26から32分15秒44フレームのATIPフレームに係るATIP同期検出信号がATIP復調回路26から出力された時点(第7回の(i)3、第8回の(i)3'参照)でカウント動作モードとなるとと

もにプリセット値からのカウントダウン動作を開始する。

最初のカウントダウンはATIP同期検出信号の入力でなされて計数値が「275」となり、以降のカウントダウンはデコード24から人力するクロックCKmに従いなされる。

またシステムマイクロコンピュータ28は、ステップ78においてW+1フレーム-32分15秒43フレームのA-タイムデータをタイムデータ発生回路38にセットする。

タイムデータ発生回路38は、以降、ATIP復調回路26からATIPフレーム同期検出信号を入力する度に、セットされたA-タイムデータから1フレームずつアップしたA-タイムデータを発生しエンコーダ34へ出力する。

具体的には、第7回のt3(第8回のt3')で32分15秒44フレーム、t4(第8回のt4')で32分15秒45フレームとなっていく。

ここでステップ77の処理を行うのは、前回のユーザデータの記録時に一緒に記録されたサブス

トード同期信号のスタートポイントとATIP同期信号の最後のビットとの間に有る最大で10クロック(CKm)分程度の期間のずれにより、エンコーダスタートタイミングに誤りが生じるのを防ぐためである。

仮に、プログラマブルタイマ36へのプリセットと同時にタイマコントロール信号を「H」にすると、例えば第7回のように前回の記録によるサブコードフレームがATIPフレームより遅れているときはATIP復調回路26から、32分15秒44フレームのATIPフレームに係るATIP同期検出信号が出力された時点(第7回のt3参照)でカウントダウン動作を開始する所以が、逆に第8回のようにサブコードフレームがATIPフレームより遅んでいるときはATIP復調回路26から、32分15秒43フレームのATIPフレームに係るATIP同期検出信号が出力された時点(第8回のt3'参照)でカウントダウン動作を開始してしまい、1フレーム分早くなってしまう。

このため、ステップ77のように処理することで確実にATIP復調回路26から32分15秒44フレームのATIPフレームに係るATIP同期検出信号が出力された時点でカウントダウン動作を開始させるようにしたものである。

プログラマブルタイマ36はクロックCKmに従いカウントダウンしていく。32分15秒46フレームに係るATIPフレームでATIP同期検出信号が出力されてから80クロック(CKm)目で計数値が「-1」になる(第7回のt5、第8回のt5'参照)。

するとプログラマブルタイマ36はタイムアップ信号TUI1を割り込みコントローラ46へ出力する。

タイムアップ信号TUI1を入力した割り込みコントローラ46は、システムマイクロコンピュータ28へエンコーダスタート割り込みペルスを出力する。

システムマイクロコンピュータ28はステップ78の処理のあと、レーザパワー可変モードフラ

グAが所定の一定時間(例えば5秒)以内に立ったか否か判定しており(ステップ80、82の繰り返し)、エンコーダスタート割り込みペルスが入力されると割り込みを生じて第5回のエンコーダスタート割り込み処理を実行する。

即ち、まずエンコーダ34に対しスタート制御を行いエンコーダ34のエンコード動作をスタートさせたあと(ステップ100)、割り込みコントローラ46にエンコーダスタート割り込み禁止信号を出力してエンコーダスタート割り込みに対するマスクを掛け(ステップ102)、プログラマブルタイマ36のAND回路42へ出力しているタイマコントロール信号を「L」に置とす(ステップ104)。

これにより、プログラマブルタイマ36のプログラマブルカウンタ44が再度カウント動作を開始するのを遮止し、かつ、仮にプログラマブルタイマ36からタイムアップ信号TUI1が出力されても割り込みコントローラ46が再度エンコーダスタート割り込みペルスを出力しないようにする。

次にシステムマイクロコンピュータ28は割り込みコントローラ46へレーザパワー可変モードスタート割り込み許可信号を出力してレーザパワー可変モードスタート割り込み許可をする(ステップ106)。

以上のエンコーダスタート割り込み処理が終了すると、システムマイクロコンピュータ28は第4図のステップ80、82の処理へ戻る。

エンコーダ34はスタートすると、ATIP復調回路26から入力するATIP復調クロックCK_{re}に従い、データ入力端子DATA INから入力されたユーザデータとタイムデータ発生回路38で発生したA-タイムデータを含むサブコードをEFM変調した所定のフレームフォーマットに変換しながらレーザ変調回路40へ出力する。

この際、エンコーダ34は、32分15秒46フレームのATIPフレームに係るATIP同期検出信号の出力時点から80クロック(CK_{re})目でスタートすると、18クロック(CK_{re})後で、次のATIPフレームのATIP同期検出信号が出力さ

一可変モードスタート割り込みが禁止されている間は、プログラマブルタイマ30からタイムアップ信号TU2が出力されても、レーザパワー可変モードスタート割り込みは掛からない。

エンコーダスタート時に第5図のステップ106でレーザパワー可変モードスタート割り込みが許可されるので、エンコーダスタート後、前回記録した最後のサブコード同期信号に係るサブコード同期検出信号が入力されてプログラマブルタイマ30がカウント動作モードになり、かつ、ダウンカウントを開始して計数値が「24」となったあと、更にクロックCK_{re}が25個入力された時点(第7図のじ7、第8図のじ7'参照)で計数値が「-1」となってタイムアップ信号TU2が割り込みコントローラ46へ出力されると、割り込みコントローラ46はシステムマイクロコンピュータ28に対しレーザパワー可変モードスタート割り込みバルスを出力する。

第4図のステップ80、82の処理中にレーザパワー可変モードスタート割り込みが掛かると、

れる時点(第7図のじ6、第8図のじ6'参照、この時点はATIP同期信号の最後のビットの近傍となる)で、サブコード同期検出信号のS_oの出力を開始するようなタイミングでフォーマット交換を行っていく。

但し、まだレーザ変調回路40がレーザパワー固定モードとされているので、ディスク14へのユーザデータ及びサブコードの記録はなされない。

レーザパワー可変タイミング用のプログラマブルタイマ30は、サブコード同期検出信号が入力される度にカウント動作モードとなるとともにプリセット値「25」からのダウンカウントを開始し、クロックCK_{re}に従いカウントダウンする。

そして計数値が「-1」になったところでタイムアップ信号TU2を割り込みコントローラ46へ出力する。

タイムアップ後、サブコード同期検出信号が入力されると、再度カウント動作モードとなり、「25」からのダウンカウントを開始する。

但し、割り込みコントローラ46でレーザパワ

システムマイクロコンピュータ28は第6図のレーザパワー可変モードスタート割り込み処理を実行する。

即ち、まずレーザ変調回路40に対しレーザパワー可変モード設定を行う(ステップ200)。

レーザ変調回路40はレーザパワー可変モードになると、元ピッタップ18のレーザパワーを記録用の高レベルにさせるとともに、エンコーダ34から入力するEFM信号に従いレーザをオン・オフさせ、ユーザデータとタイムデータを含むサブコードの記録を開始させる。

そしてレーザパワー可変モードフラグAを立てて1とし(ステップ202)、割り込みコントローラ46へレーザパワー可変モードスタート割り込み信号を出力する(ステップ204)。

レーザパワー可変モードスタート割り込み禁止信号が入力された割り込みコントローラ46は、レーザパワー可変モードスタート割り込みのマスクを行い、以降、プログラマブルタイマ30からタイムアップ信号TU2が入力されても再度のレ

レーザパワー可変モードスタート割り込みを掛けない。

レーザ表面回路40は、前回記録した最後のサブコード同期信号が検出されてから25クロック(CK_{ss})後にスタートされるので、結果、前回記録した最後のサブコード同期信号のスタートポイントより26クロック(CK_{ss})後でレーザパワーの可変を開始させることになる。

よってディスク14では前回記録時の最後の記録点P_oに連続して今回の記録が開始されることになる。

つなぎ記録箇所における規格上の記録開始点は、前回記録した最後のサブコード同期信号のスタートポイントより26+1/-0クロック(CK_{ss})の範囲であり、記録終了点は最後のサブコード同期信号より26+0/-1クロック(CK_{ss})の範囲である。

エンコーダ34では、ATIP同期信号の最終ビットの近傍で、サブコード同期信号のS_oの出力が開始されるようなタイミングでサブコードの

ルのAータイムデータなどの表示制御などがなされる。

若し、ステップ78の処理のあと5秒以内にレーザパワー可変モード設定スタートフラグAが立たなかったときは、ステップ82でYESと判断し、エラー表示制御など所定のエラー処理を行う(ステップ86)。

この実施例によれば、前回記録した最後のサブコードフレームより所定のサブコードフレーム数以上前の位置のAータイムをシステムマイクロコンピュータ28が読み、次のATIP同期検出信号の出力時点を起点とし、つなぎ記録箇所の直前のATIP同期信号をATIP復調回路26が検出する時点より18クロック(CK_{ss})前の時点までの期間を計算してエンコーダスタートタイミング用のプログラマブルタイマ36に設定し、このプログラマブルタイマ36を前記起点で計時を開始させ、プログラマブルタイマ36が設定期間を計時し終わった時点でシステムマイクロコンピュータ28のスタート制御でエンコーダ34をスタ

プトマット変換がなされている。

エンコーダ34の実際のスタートタイミングは32分15秒46フレームのATIPフレームに保るATIP同期検出信号より80クロック(CK_{ss})目から1,2クロック(CK_{ss})程度バラツクことから、つなぎ記録箇所に常に記録されるサブコード同期信号のスタートポイントとATIP同期信号の最後のビットとのずれは最大でも数クロック(CK_{ss})程度に収まる。

よって、前回記録されたサブコード同期信号のスタートポイントとATIP同期信号の最後のビットとの間に±10クロック(CK_{ss})程度の範囲で大きなずれがあるとしても、今回の記録ではそのずれが最大で数クロック(CK_{ss})程度に抑えられ、つなぎ記録によりずれが増大する恐れがなくなる。

システムマイクロコンピュータ28は第6図の割り込み処理を実行したあと、第4図のステップ80、82に戻り、ステップ80でYESと判断して、所定の記録処理を継続する(ステップ84)。この記録処理ではサブコード中のQチャンネ

ートさせ、エンコーダスタート後にデコーダ34からサブコード同期検出信号が出力された時点でレーザパワー可変モードスタートタイミング用のプログラマブルタイマ36の計時を開始させ、このプログラマブルタイマ36が25クロック(CK_{ss})分の期間を計時したところでシステムマイクロコンピュータ28の制御でレーザ表面回路40に対しレーザパワー可変モード設定を行って、ATIP復調回路26から出力されるATIP同期検出信号を基準にして、つなぎ記録箇所の直前のATIP同期信号に保るATIP同期検出信号の出力時点から見てエンコーダがスタートしてから最初のサブコード同期信号のS_oの出力を開始するまでに必要な所定の一定時間前でエンコーダをスタートさせるようにしたことにより、新たに記録されるサブコード同期信号のスタートポイントを対応するATIP同期信号の最後のビットの位置とはほぼ同一とすることができる、つなぎ記録によるサブコードフレームとATIPフレームのずれの増大を防止できる。

また、前回記録した最後の完全なサブコードフレームより、一定フレーム数以上前のサブコードフレームに対応するATIPフレームのATIP同期検出信号の出力時点を起点としたプログラマブルタイムの計時でエンコーデスタートタイミングを決定するようしているので、前回記録した最後のサブコードフレーム自体をサーチする必要がなく、前回ディスク18に記録した最後のサブコードフレームのA-タイムデータに何らかの理由でエラーが生じていても前回記録した最後のサブコード同期信号にエラーが生じていなければ確実に所定のつなぎ記録箇所でのつなぎ記録を行うことができる。

なお、上記した実施例では、第7図のt3(第8図のt3')をプログラマブルタイム36に設定する前の起點としたが、第7図のt4やt5(第8図のt4'やt5')を起點としてもよい。

またつなぎ記録箇所の直前のATIP同期信号をATIP復調回路で検出するタイミングより18クロック(CK_m)前でエンコーデをスタートさ

とにより、新たな記録によるサブコード同期信号の位置(サブコード同期信号のスタートポイント)を対応するATIP同期信号の位置(ATIP同期信号の最終ビットの位置)とほぼ同一化することができ、つなぎ記録によるサブコードフレームとATIPフレームのずれの増大を防止できる。

4. 図面の簡単な説明

第1図はこの発明の1つの実施例に係るCD-WOディスク記録再生装置のブロック図、第2図は第1図中のエンコーデスタートタイミング用のプログラマブルタイムの具体的な回路図、第3図は第1図中のレーザパワー可変モードスタートタイミング用のプログラマブルタイムの具体的な回路図、第4図乃至第6図は第1図中のシステムマイクロコンピュータの動作を示すフローチャート、第7図と第8図は第1図に示すCD-WOディスク記録再生装置のつなぎ記録操作を示すタイムチャート、第9図はATIPフレームフォーマットとATIP復調回路から出力されるATIP同期検出信号の関係を示す説明図、第10図はQチャ

せるようにしたが、この発明は何らこれに限定されるものではなく、(18+98)クロック(CK_m)前や、(18+98×2)クロック(CK_m)前などでスタートさせてもよく、要は、

$$(18+98 \times n) \text{クロック}(CK_m) \dots (1)$$

但し、nは1, 2, 3, ...。

の式で示す時間だけ前でスタートさせるようにすればよい。また、(1)式中の18も何らこれに限定されず、エンコーデの種類や各回路の動作タイミングを考慮し17や19など他の固定値に変更してもよく、要は、新たな記録によるサブコード同期信号のスタートポイントが対応するATIP同期信号の最終ビットとほぼ同一の位置となるようにすればよい。

【発明の効果】

この発明によれば、ATIP復調回路から出力されるATIP同期検出信号を基準にして、つなぎ記録箇所の直前のATIP同期信号に係るATIP同期検出信号の出力時点より所定の一定時間前でエンコーデをスタートさせるようにしたこ

ンセルのサブコードフレームフォーマットと信号処理回路から出力されるサブコード同期検出信号の関係を示す説明図である。

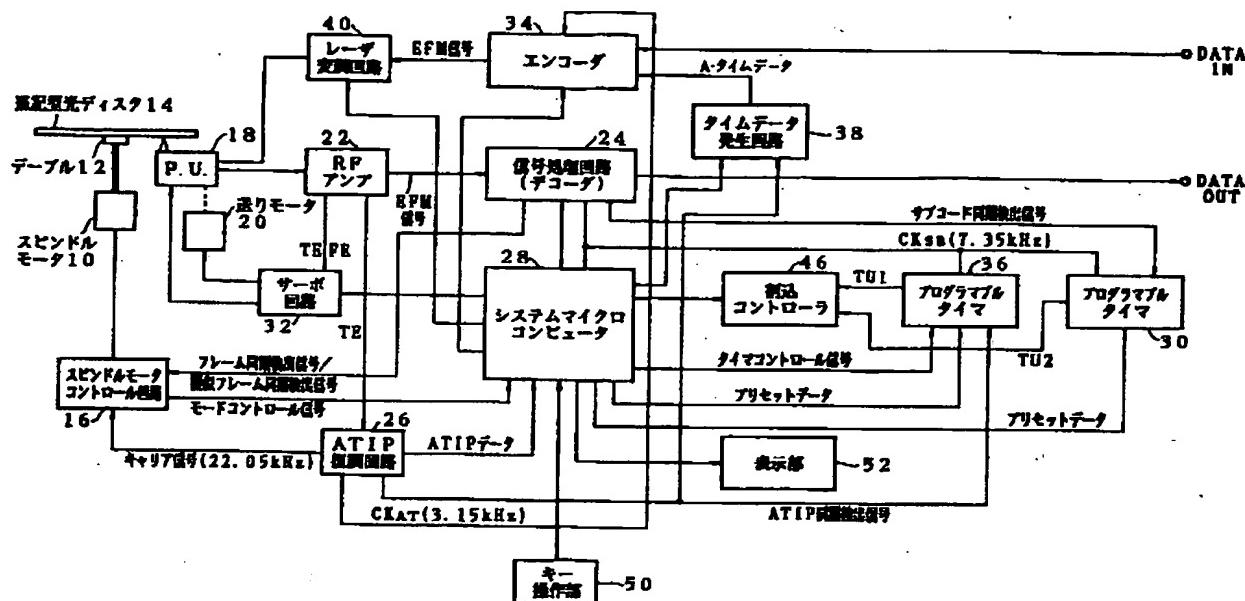
主な符号の説明

- 14: 録記型光ディスク、18: 光ピックアップ、
- 24: 信号処理回路、
- 26: ATIP復調回路、
- 28: システムマイクロコンピュータ、
- 30, 36: プログラマブルタイム、
- 34: エンコーデ、40: レーザ駆動回路、
- 46: 刻み込みコントローラ。

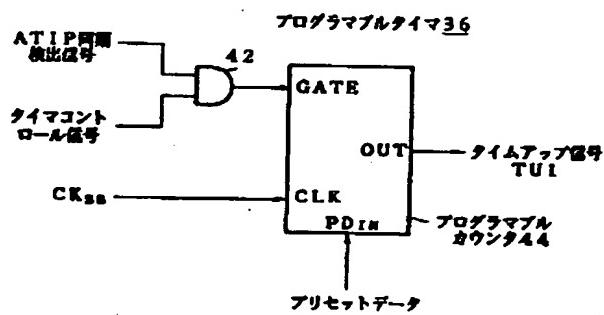
特許出願人 株式会社ケンウッド

代理人弁理士 岸内康治

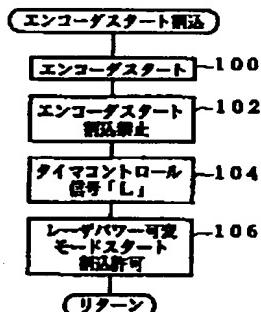




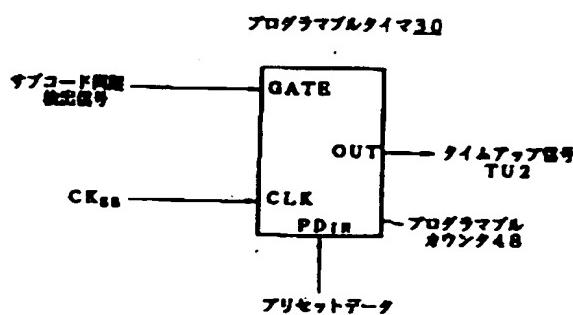
第1図



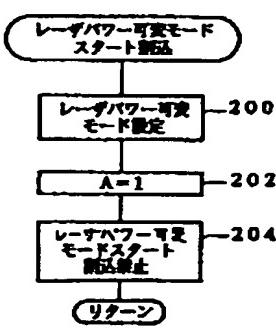
第2図



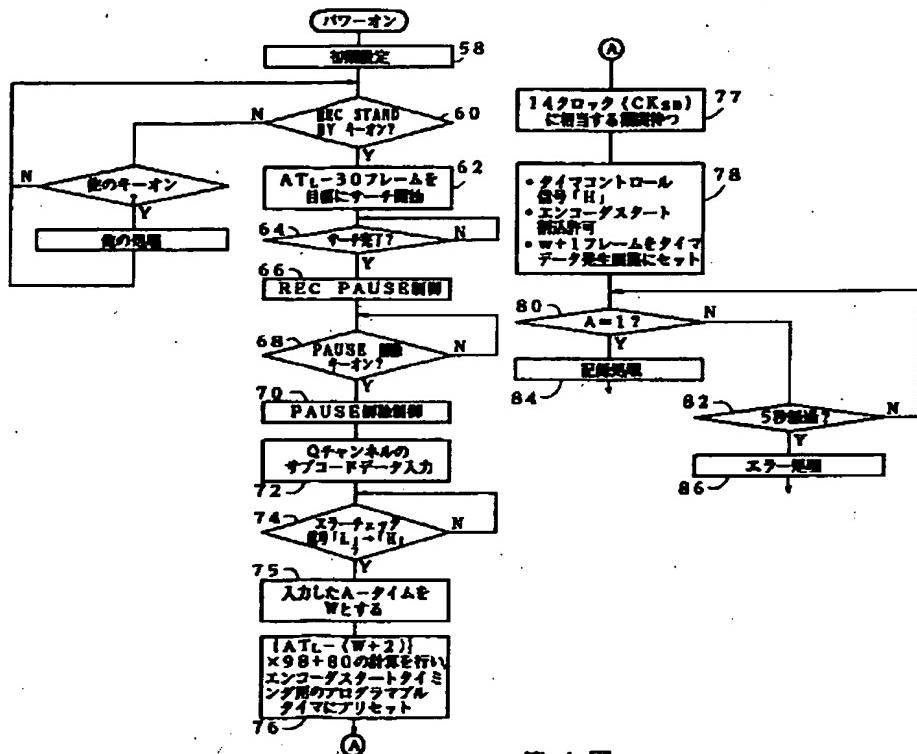
第5図



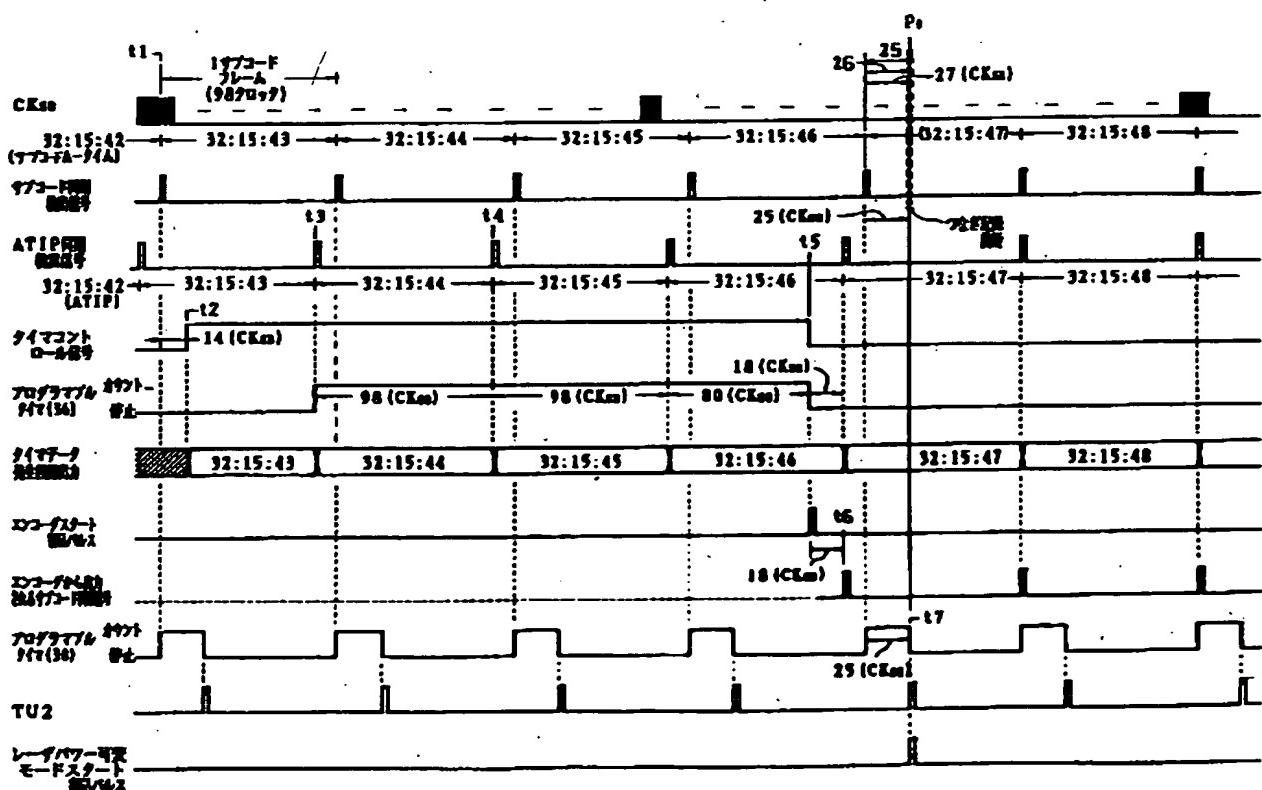
第3図



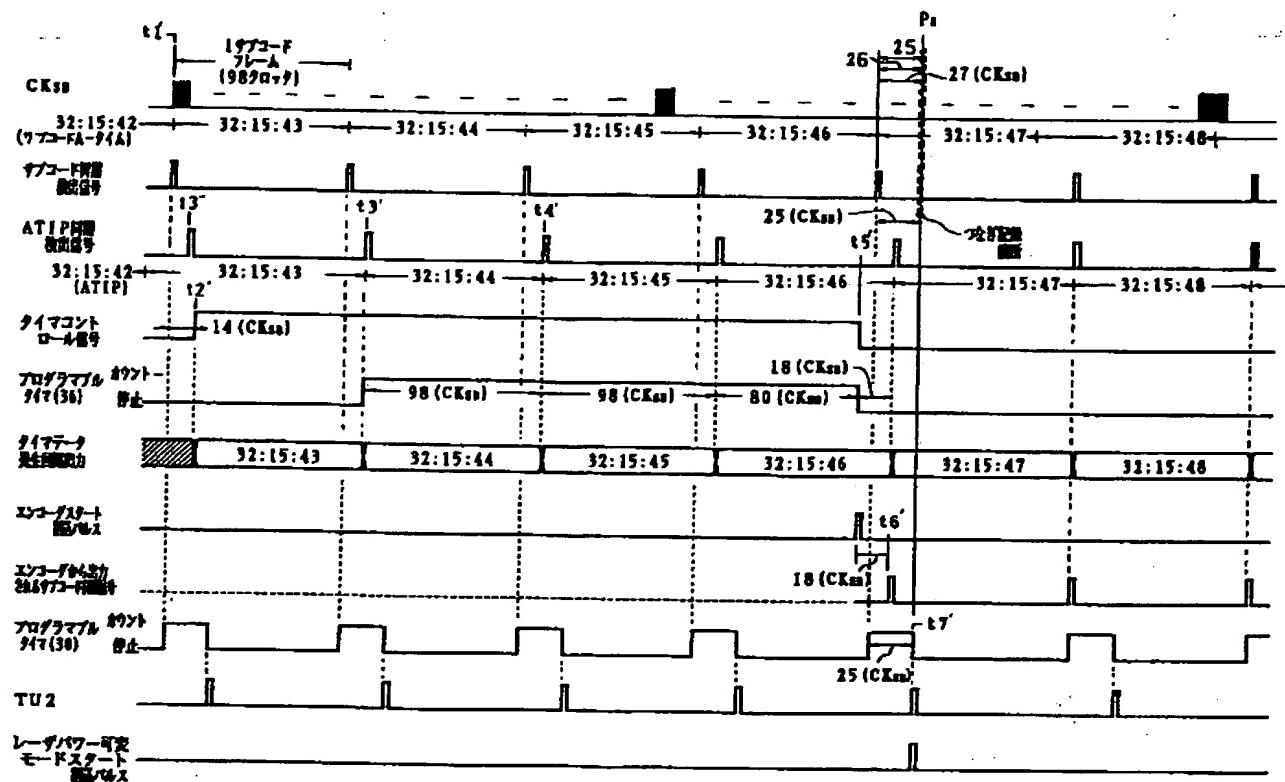
第6図



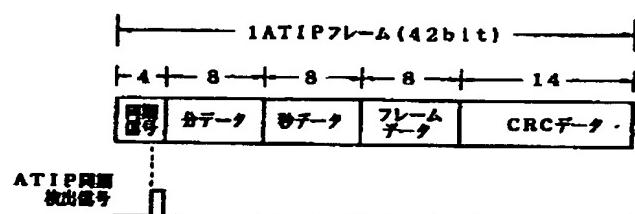
第4圖



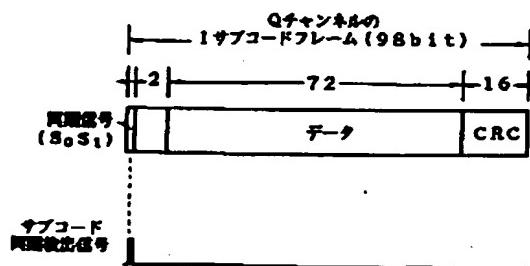
第7圖



第8回



第 9 圖



第10回